

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-193036
(43)Date of publication of application : 01.11.1984

(51)Int.Cl. H01L 21/58
B23K 35/26
B23K 35/30

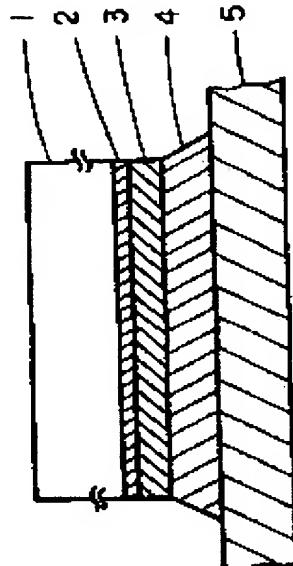
(21)Application number : 58-066340 (71)Applicant : TOSHIBA CORP
(22)Date of filing : 16.04.1983 (72)Inventor : TETSUYA TOSHIO
BABA HIROYUKI
USUDA OSAMU

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To obtain a semiconductor device generating no electrolytic corrosion, and moreover of low cost when a semiconductor chip is to be fixed on an arrangement base using a brazing material consisting of a tin-copper alloy by a method wherein a vanadium layer and a nickel layer are laminatedly adhered previously to the back of the chip, and as for the brazing material, a brazing material having composition of 38W92.4wt% of tin, and the remainder the copper is used.

CONSTITUTION: A vanadium layer 2 of 300W700Å thickness and a nickel layer 3 1,000W3,000Å thickness are laminated to be adhered to the back of a semiconductor wafer before divided into a semiconductor chip 1, and a brazing material 4 consisting of 38W92.4wt% of tin, and copper of the remainder is adhered to 5,000ÅW3 μ m thickness on the layer 3. Then the wafer thereof is scribed to be separated into the individual chip 1, the brazing material 4 of the chip 1 is pressed on an arrangement base 5 heated previously at 415° C or more, and after the brazing material 4 is molten, it is cooled to be reset. Accordingly, the exfoliation of the chip 1 according to electrolytic corrosion is removed, and yield of the device is enhanced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

⑨ 日本国特許庁 (JP) ⑩ 特許出願公開
 ⑪ 公開特許公報 (A) 昭59-193036

⑫ Int. Cl. ³ H 01 L 21/58 B 23 K 35/26 35/30	識別記号 6679-5F 8315-4E 8315-4E	厅内整理番号 6679-5F 8315-4E 8315-4E	⑬ 公開 昭和59年(1984)11月1日 発明の数 1 審査請求 有
--	---------------------------------------	---	---

(全 3 頁)

⑭ 半導体装置

⑮ 特 願 昭58-66340 ⑯ 出 願 昭58(1983)4月16日 ⑰ 発明者 鉄矢俊夫 姫路市余部区上余部50東京芝浦 電気株式会社姫路工場内	⑱ 発明者 薄田修 姫路市余部区上余部50東京芝浦 電気株式会社姫路工場内
⑲ 発明者 馬場博之	⑳ 出願人 株式会社東芝 川崎市幸区堀川町72番地 ㉑ 代理人 弁理士 諸田英二

明細書

1 発明の名称

半導体装置

2 特許請求の範囲

1 スズ-銅合金から成るろう材によって半導体チップを配設台上に固定したことを特徴とする半導体装置。

2 スズ-銅合金から成るろう材が、スズ38～92.4重量%そして残分が銅の組成をもつものである特許請求の範囲第1項記載の半導体装置。

3 半導体チップが、該チップ底面にバナジウム層を被覆させ、さらに該バナジウム層に積層させてニッケル層を被覆させたものである特許請求の範囲第1項又は第2項記載の半導体装置。

3 発明の詳細な説明

[発明の技術分野]

この発明は半導体装置に関し、特にスズ-銅合金から成るろう材によって半導体チップが配設台

上に固定されていることを特徴とする半導体装置に関するものである。

[発明の技術的背景]

従来、半導体チップを配設台に接合する場合、予め半導体チップの底面にバナジウム層を被覆させ、更に該バナジウム層に積層させてニッケル層を形成した後、配設台表面と該ニッケル層とを金・ゲルマニウム (Au-Ge) 合金からなるろう材で接合している (特願昭53-91415号、特願昭53-91416号)。

しかしながら、このような接合部を有する従来の半導体装置には次のような欠点があった。

[背景技術の問題点]

前記のことき接合部を有する従来の半導体装置においては、該半導体装置がたとえば高温度の雰囲気中で使用された場合、ニッケル層とAu-Ge合金中の金との間に局部電池が形成されてニッケル層が電離され、その結果、該半導体装置の電気的特性が悪化したり、あるいは半導体チップが配設台から剥離する等の事故を発生する重大な欠点

があった。また、ろう材として用いられている Au-Ge 合金は主成分が金であるため極めて高価であり、Au-Ge 合金をろう材として用いることは半導体装置のコスト低減化を阻む一要因にもなっていた。

【発明の目的】

従って、この発明の目的は電食を生ずるおそれなく、且つ従来よりも低成本で製造することができる改良された半導体装置を提供することである。

【発明の概要】

本発明者は、スズ-銅合金においてスズと銅はそれぞれ同一蒸気圧下での温度がほぼ同一である（因みに、0.1 Torrにおいてスズは1685°K、銅は1690°Kである）従って、蒸着させたスズ-銅合金組成が蒸着銀合金組成と全く等しくなるよう形成させることができること、またスズ-銅合金は比較的低温で溶融する（たとえばスズ38～92.4%で残部が銅からなるスズ-銅合金の場合、融融点は415°C）うえ、高温度雰囲気中でも

ニッケルとの間に局部電池を形成しないこと及び Au-Ge 合金にくらべてはるかに安価であること等の条件を備えていることに着目し、スズ-銅合金をろう材として用いることにより本発明の半導体装置を創た。

【発明の実施例】

以下に添付図面を参照して本発明の一実施例を説明する。

第1図において1は半導体チップ、5は配設台、2はバナジウム層、3はニッケル層、4はろう材としてのスズ-銅合金層である。このような構造の本発明の半導体装置をたとえば以下のとおり工程及び条件で製作した。

まず、半導体チップとして分割する前の半導体ウエハの裏面にバナジウム層2を300Å～700Åの厚さに被覆させた後、該バナジウム層2の裏面にニッケル層3を1000Å～3000Åの厚さで形成させる。更に該ニッケル層3の裏面に、スズ38～92.4%で残部が銅からなるスズ-銅合金層4を蒸着法により5000Å～3μm厚さに被覆させる。そ

して前記三層の金属層を裏面に形成した半導体ウエハをスクリュードリルで個々の半導体チップ毎に分割すると、前記三層の金属層2～4を裏面に備えた半導体チップ1が得られる。

一方、配設台5を415°C以上の温度に加熱しておき、該配設台5上に前記半導体チップ1のスズ-銅合金層4を押圧することにより、スズ-銅合金層4が融解し、冷却後には再び固化して半導体チップ1と配設台5とが相互に接着される。

【発明の効果】

前記のごとき本発明の半導体装置に対して、2気圧の圧力下で約300時間のアレッシャークッカーテストを行ったところ、電気的特性の低下は全く現れず、また半導体チップの剥離も全く生じなかつた。因みに、従来の半導体装置に対して上記と同一条件でアレッシャークッカーテストを実施した場合、ニッケル層が電食されて半導体チップが配設台5上から剥離し、また半導体チップの電気的特性が悪化するのが普通であった。

以上のように、この発明によれば、

- (I) 電食による電気的特性の悪化や電食による半導体チップの剥離等を生ずる懼れがなく、
- (II) 製造コストを著しく低減することができる（因みに、スズ-銅合金は従来使用されているAu-Ge合金の価格の1/10以下であり、また最終的歩留りを考慮すれば更にコスト低下になる）、等の長所を備えた半導体装置が提供される。

4 図面の簡単な説明

第1図は本発明の半導体装置の断面図である。

1…半導体チップ、2…バナジウム層、3…ニッケル層、4…スズ-銅合金層、5…配設台。

特許出願人 東京芝浦電気株式会社

代理人 弁理士 萩原 貴二



第1図

